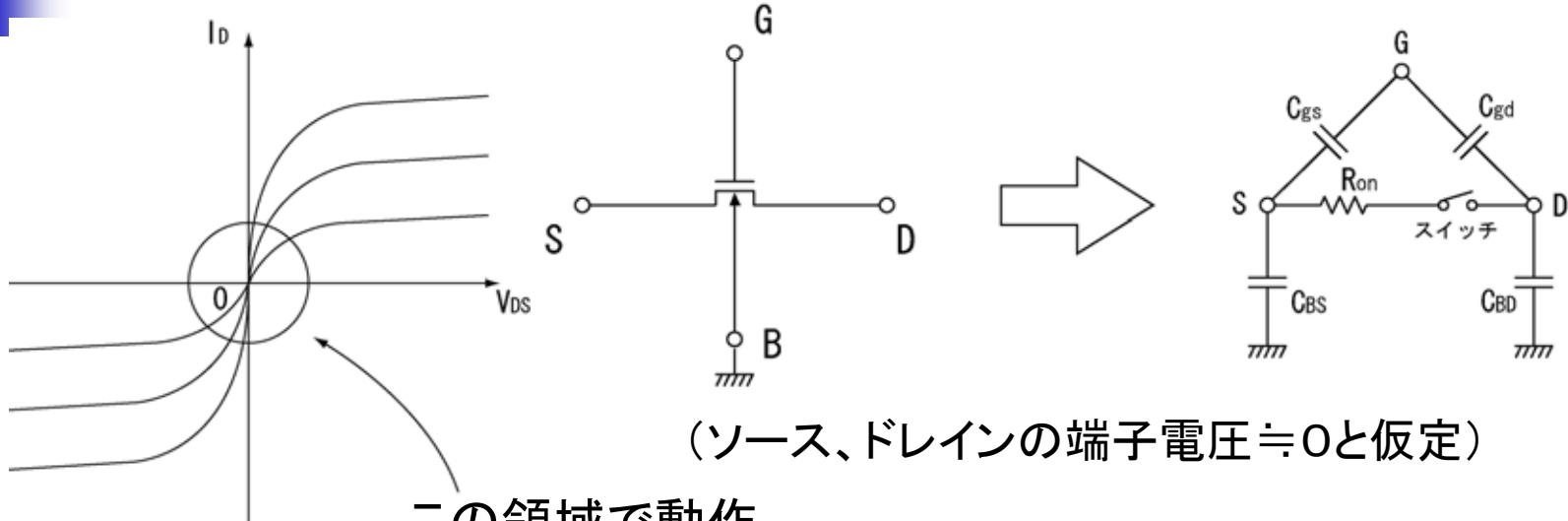


集積回路設計 第8回目 講義資料

杉本 泰博

アナログスイッチとオン抵抗



(ソース、ドレインの端子電圧≒0と仮定)

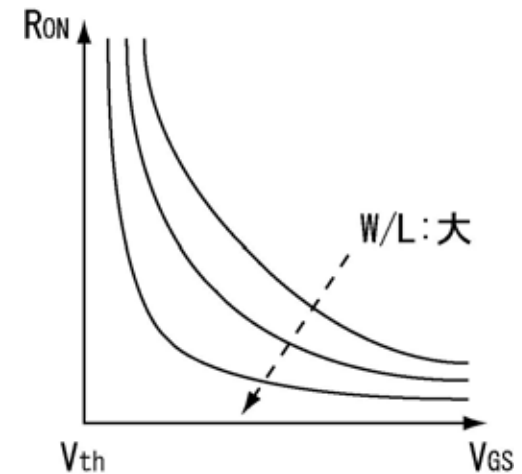
この領域で動作

||
線形領域

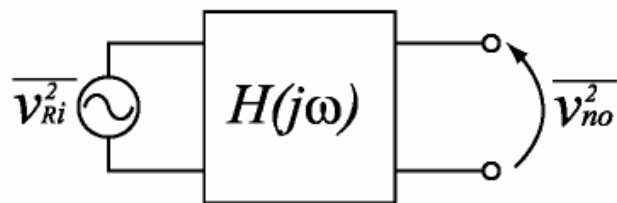
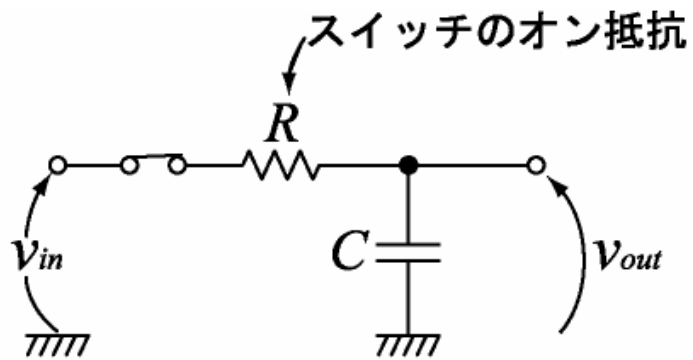
$$I_D \cong \frac{\mu_n C_{ox} W}{L} (V_{GS} - V_{th}) V_{DS}$$

($\because V_{DS}$ は小さく、 $\frac{V_{DS}^2}{2}$ は省略できると仮定)

$$R_{ON} = \frac{1}{\left(\frac{\partial I_D}{\partial V_{DS}}\right)} = \frac{1}{\frac{\mu_n C_{ox} W (V_{GS} - V_{th})}{L}} = \frac{1}{K'_n \left(\frac{W}{L}\right) (V_{GS} - V_{th})}$$



演習8.1 (kT/Cノイズ、熱雑音)



$$\overline{v_{Ri}^2} = 4kTR$$

単位周波数当り

$$H(j\omega) = \frac{v_{out}}{v_{in}} = \frac{1}{1 + j\omega CR}$$

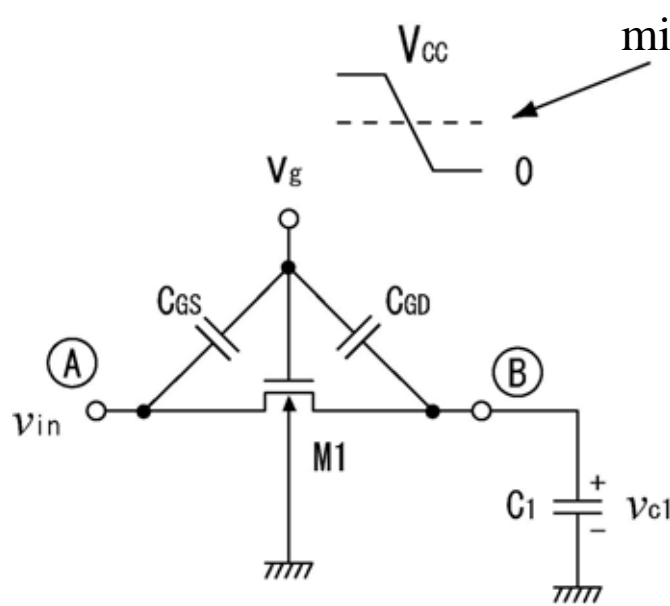
$$|H(j\omega)|^2 = \frac{1}{1 + \omega^2 C^2 R^2}$$

$$\overline{v_{no}^2} = \int_0^{\infty} |H(j\omega)|^2 \overline{v_{Ri}^2} df$$

を計算しなさい。

（公式： $\int \frac{dx}{a^2 + x^2} = \frac{1}{a} \tan^{-1} \frac{x}{a}$ を使う）

クロックフィードスルー



SWがオン→オフと切換わった場合、 v_{c1} の電圧が変動してしまう

1、スイッチがオンからオフに切換わるとき、

$$v_g = \min(v_{in} + v_{th}, v_{c1} + v_{th})$$

$$Q = C_1 v_{c1} + C_{GD} \{v_{c1} - \min(v_{in} + v_{th}, v_{c1} + v_{th})\}$$

C_1, C_{GD} に蓄えられる電荷の総量

2、 $v_g = 0$ となった場合

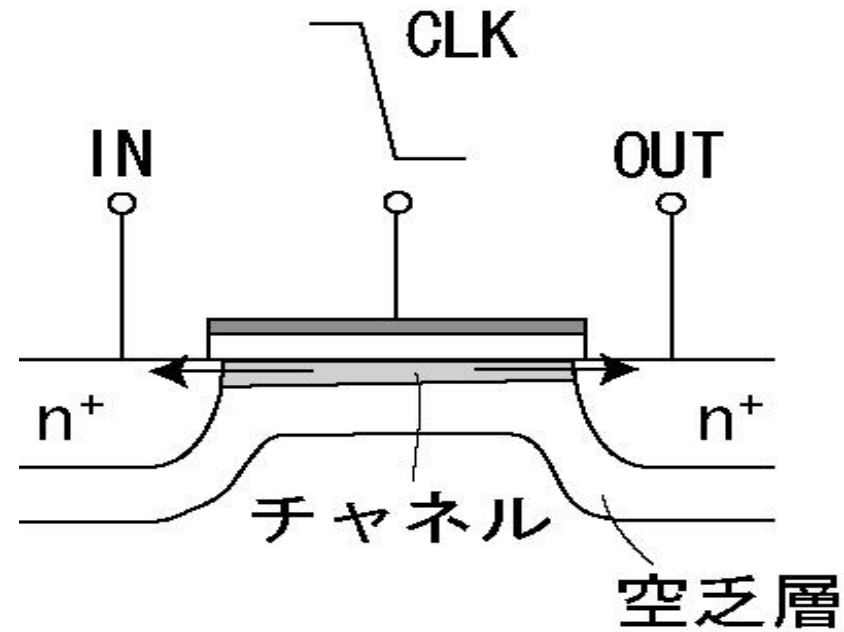
$$Q' = C_1(v_{c1} + \Delta) + C_{GD}(v_{c1} + \Delta)$$

Δ : 端子Bの電圧変化

3、放電経路はないので $Q = Q'$ である。

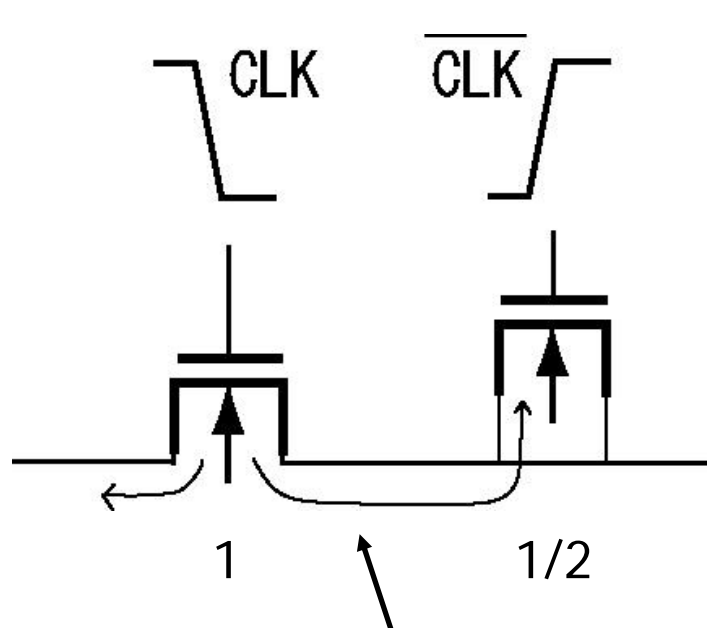
$$\Delta = -\frac{C_{GD}}{C_1 + C_{GD}} \cdot \min(v_{in} + v_{th}, v_{c1} + v_{th})$$

チャンネル電荷

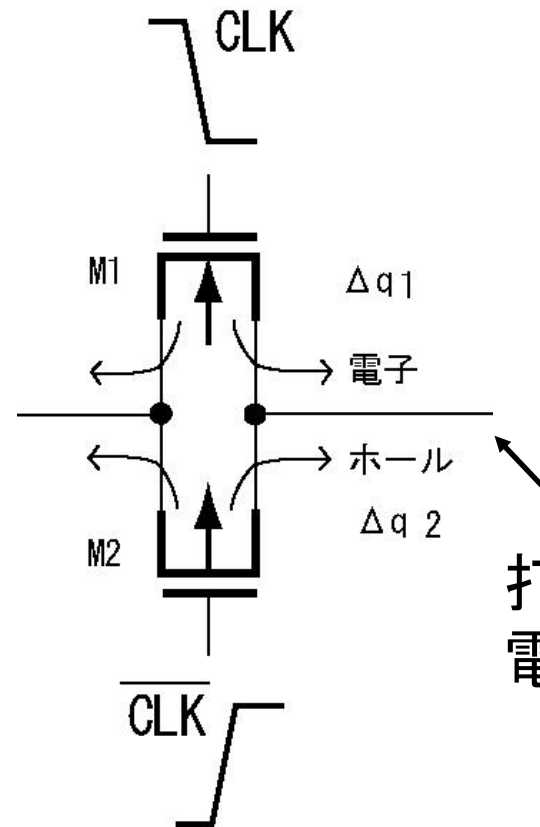


$$Q_{CH} = WLC_{OX} (V_{DD} - V_{IN} - V_{th})$$

チャンネル電荷の打ち消し手法



何割がこちらに来るか、
推測が困難

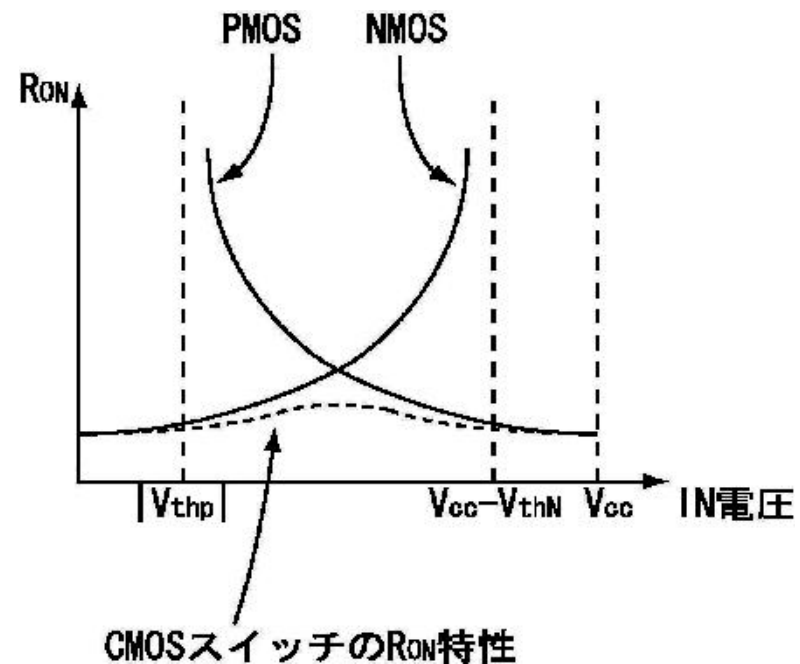
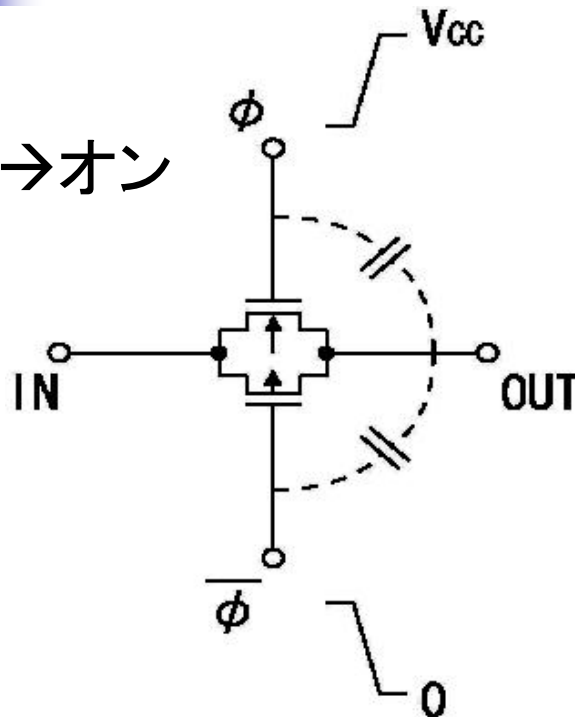


打消しは端子
電圧に依存

B.Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill, 2001.

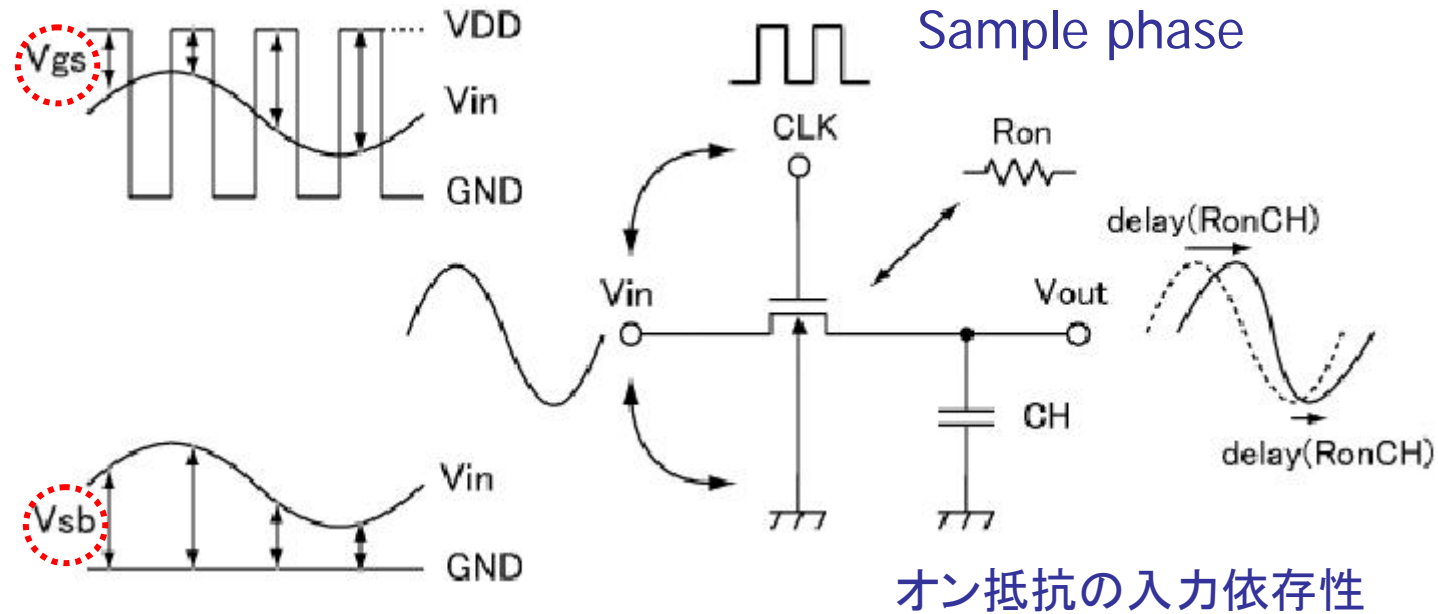
CMOSアナログスイッチ

オフ→オン



- フィードスルー(オンからオフに切り替わる時に発生)はお互いにキャンセルし合い、少なくなる
- IN電圧の全ての範囲でスイッチオン状態を保つことが可能
- オン抵抗のIN電圧依存性が少ない

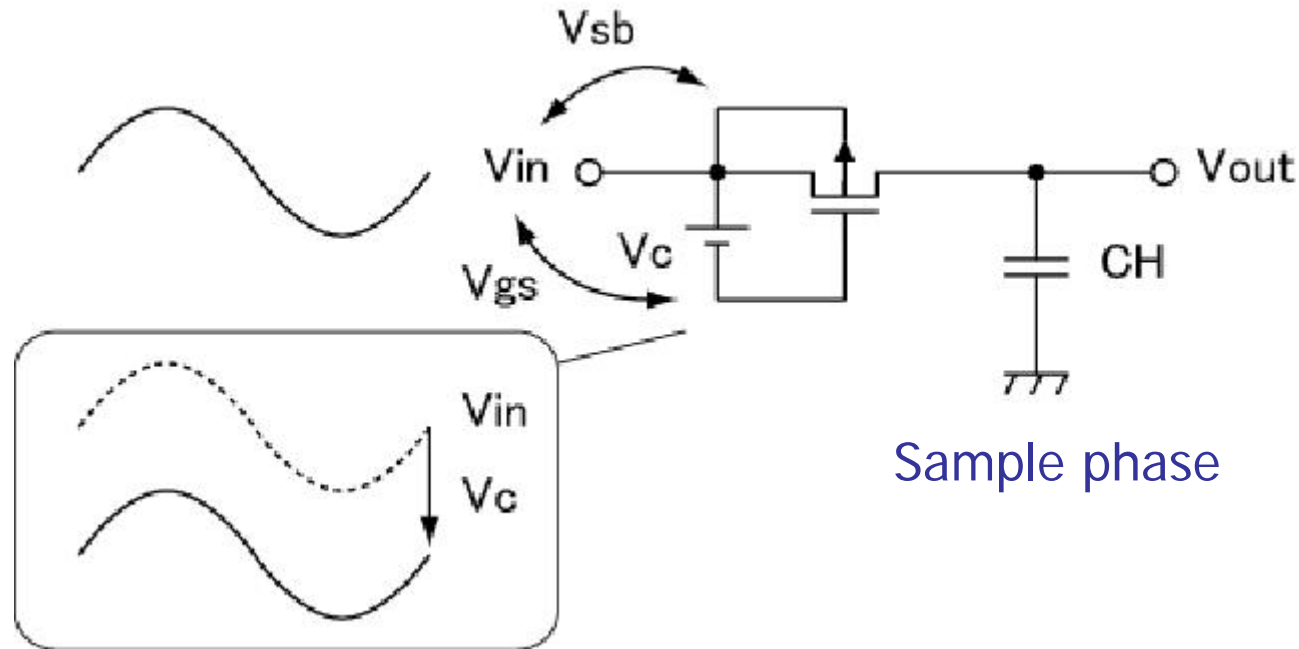
PMOSサンプリングスイッチ応用(その2-1)



オン抵抗 $R_{on} = f(V_{gs}, V_{sb})$

オン抵抗が入力に依存 ➡ 出力が歪む

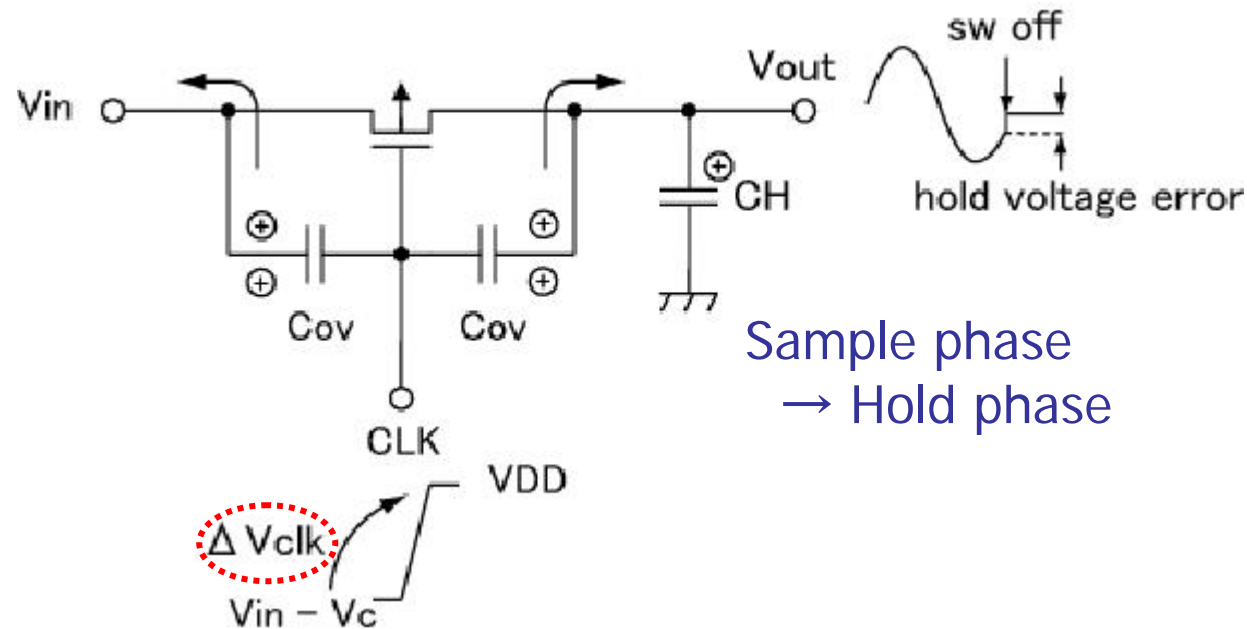
(その2-2) オン抵抗の入力依存性低減



- 降圧した入力電圧をゲート端子に加える
↳ V_{gs} を一定
- バルク端子をソース端子に接続
↳ V_{sb} を一定

(その2-3)スイッチングノイズの入力依存性

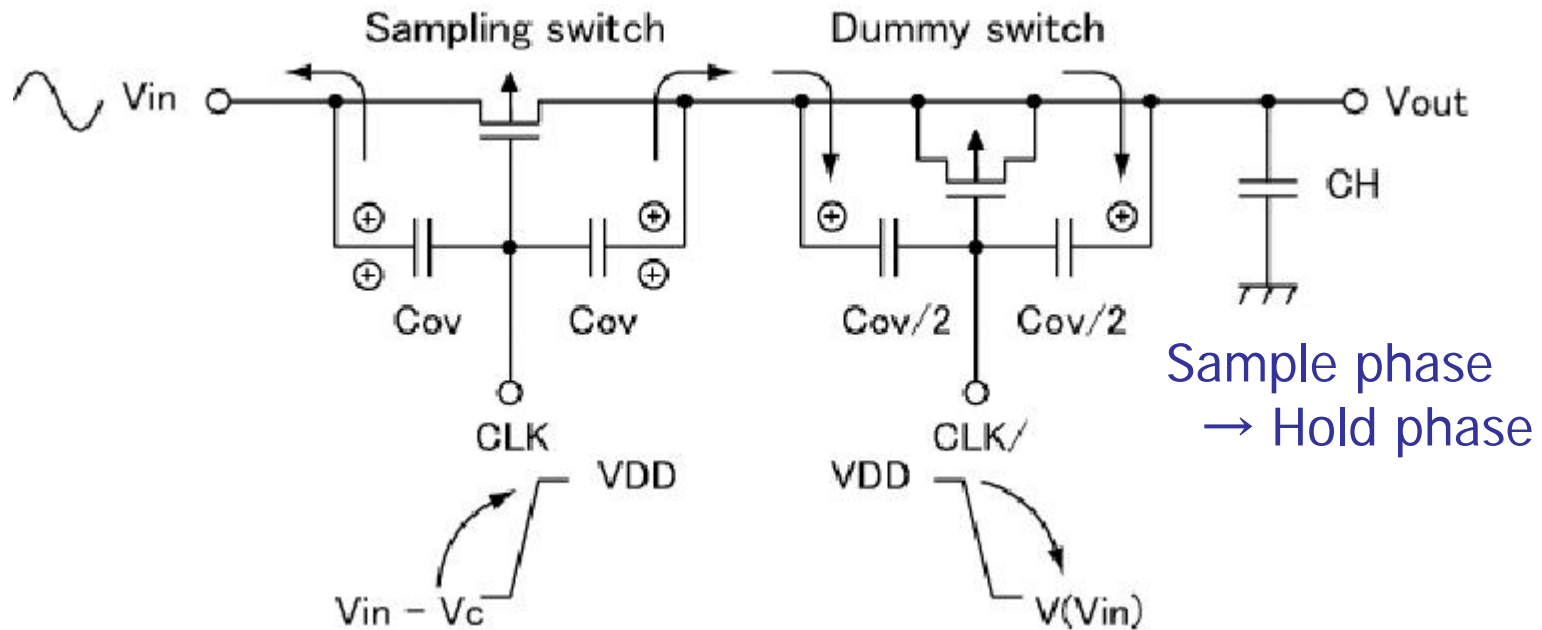
スイッチの切り替え時に電荷が発生



クロックフィードスルー ➡ ゲート端子の変化 ΔV_{clk} に依存

スイッチングノイズが入力に依存 ➡ 出力が歪む

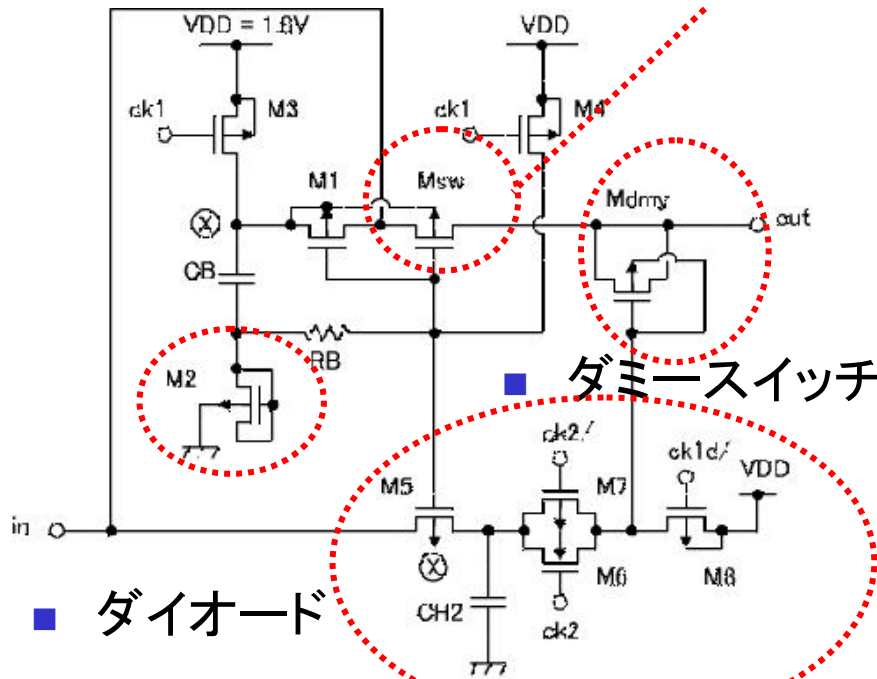
(その2-4) スイッチングノイズの入力依存性低減



- ダミースイッチを設ける
- サンプリングスイッチと逆相のクロック
 - ↳ 電荷をキャンセル

(その2-5) PMOSサンプリングスイッチ

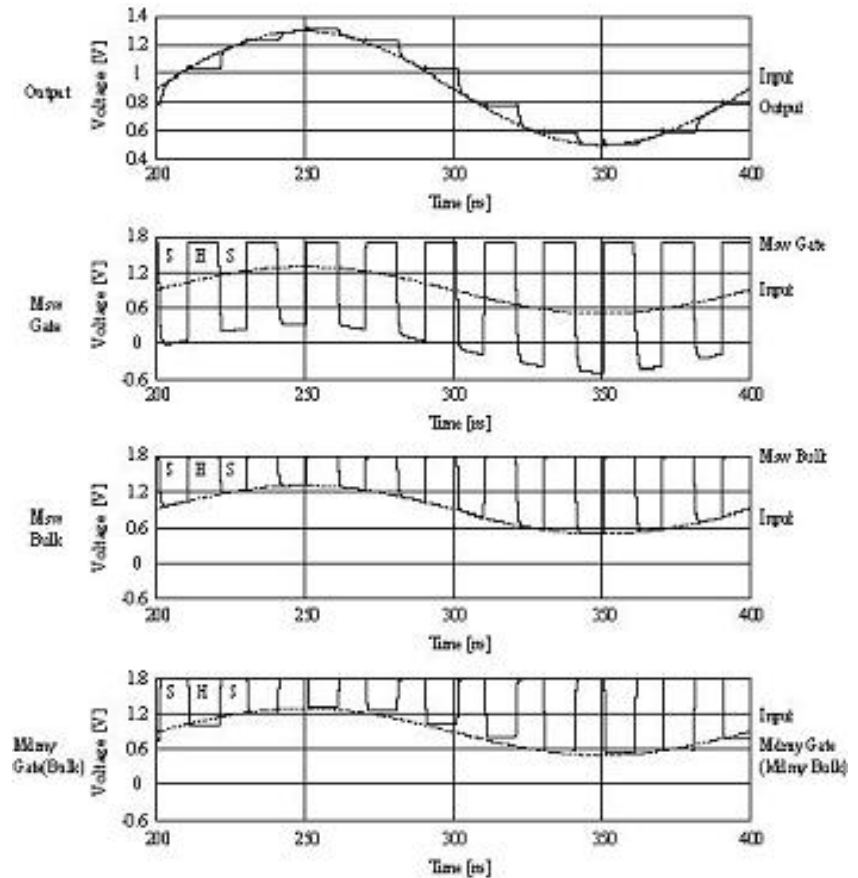
■ サンプリングスイッチ



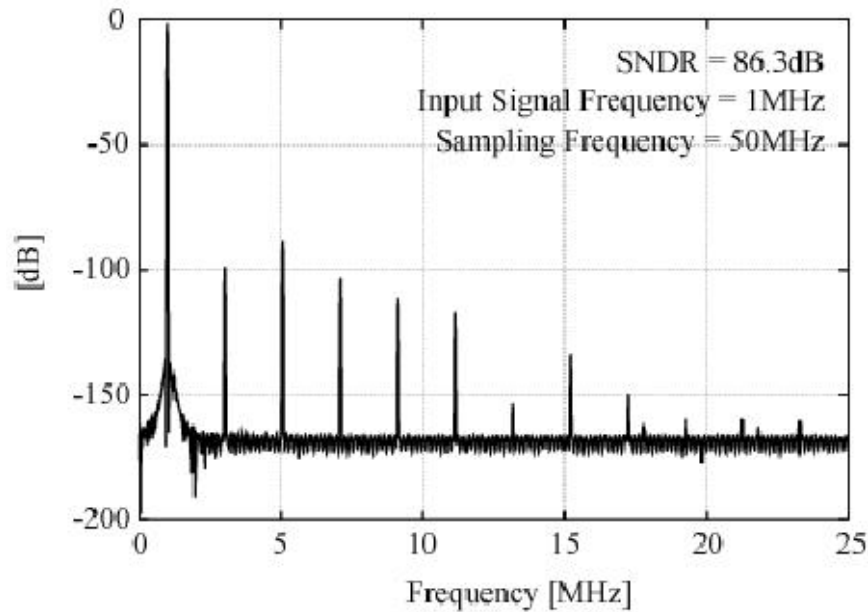
■ ダイオード

■ ダミースイッチ

■ 逆相クロック生成



シミュレーション結果

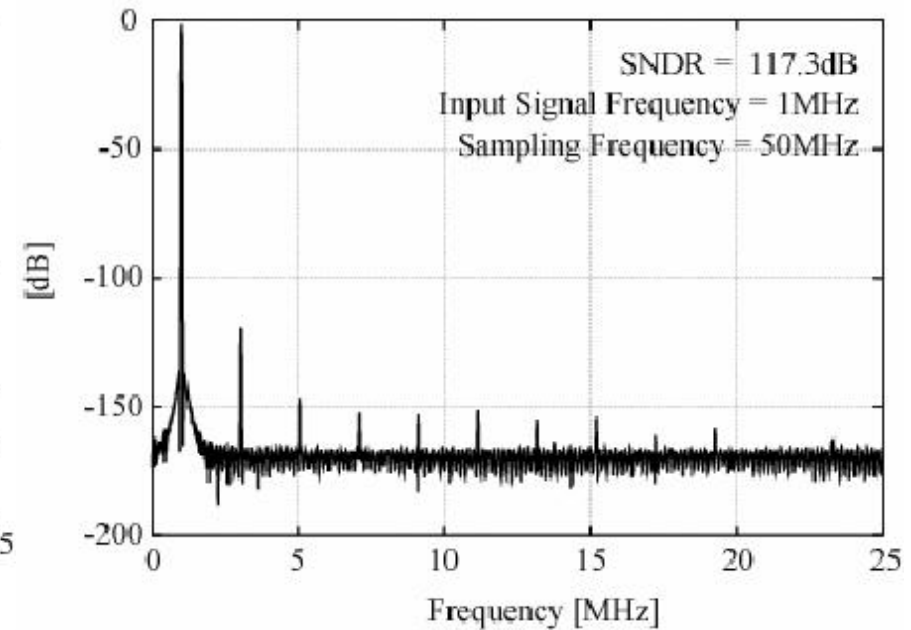


CMOSスイッチ使用

VDD = 1.8V

$f_{in} = 1\text{MHz}$, $f_s = 50\text{MHz}$

SNDR = 86.3dB



PMOSスイッチ使用

VDD = 1.8V

$f_{in} = 1\text{MHz}$, $f_s = 50\text{MHz}$

SNDR = 117.3dB