

集積回路設計 第3回目 講義資料

杉本 泰博

V_{th} の計算

シリコゲートNMOSTランジスタ

$$1. \phi_{GB} = \phi_F(\text{substrate}) - \phi_F(\text{gate})$$

↑ ゲートとバルクの work function の差が存在する

2. 表面のポテンシャルを変化させるには、

$$\frac{-2\phi_F}{\quad} - \left(\frac{Q_b}{C_{ox}} \right) \quad \text{が必要}$$

↑ 表面の変化量

↑ 空乏層分

3. 表面には余分なチャージが存在(ナトリウムイオン等)
この分に見合う電圧が必要

$$-\frac{Q_{ss}}{C_{ox}}$$

$$\begin{aligned}
 V_{th} &= [\phi_{GB}] + \left[-2\phi_F - \frac{Q_b}{C_{ox}} \right] + \left[\frac{-Q_{ss}}{C_{ox}} \right] \\
 &= \phi_{GB} - 2\phi_F - \frac{Q_{b0}}{C_{ox}} - \frac{Q_{ss}}{C_{ox}} - \frac{(Q_b - Q_{b0})}{C_{ox}}
 \end{aligned}$$

これを書き直すと、

$$V_{th} = V_{t0} + \gamma \left(\sqrt{|-2\phi_F + V_{SB}|} - \sqrt{|-2\phi_F|} \right)$$

となる。

但し、

$$V_{t0} = \phi_{GB} - 2\phi_F - \frac{Q_{b0}}{C_{ox}} - \frac{Q_{ss}}{C_{ox}}$$

$$\gamma = \frac{\sqrt{2q\epsilon_{si}N_A}}{C_{ox}}$$

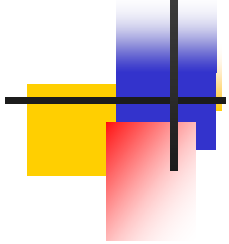


演習3.1

ポリシリコンゲートNMOSTランジスタにおいて、 $V_{SB}=0$ の場合の V_{t0} を計算しなさい。

但し、 $N_A=10^{16}cm^{-3}$ 、ポリシリコンのゲートの濃度 $N_D=2 \times 10^{20}cm^{-3}$ 、ゲート酸化膜厚 $t_{ox}=50nm$ 、オキサイド-サブ基板間に存在する余分なチャージ $N_{ox}=4 \times 10^{10}cm^{-2}$ とする。

なおポリシリコンゲートの濃度は十分高いので、そのフェルミレベルは伝導帯のポテンシャルと等しいと考えて、 $\phi_F(gate)=0.55V$ (シリコンのバンドギャップ $1.1eV$ の半分) とする。



ドレイン電流の導出

チャネルでの単位面積あたりの電荷

$$Q_I(y) = C_{ox} [V_{GS} - v(y) - V_{th}]$$

y における全体の電荷量

$$Q_I(y) \times W = Anq$$

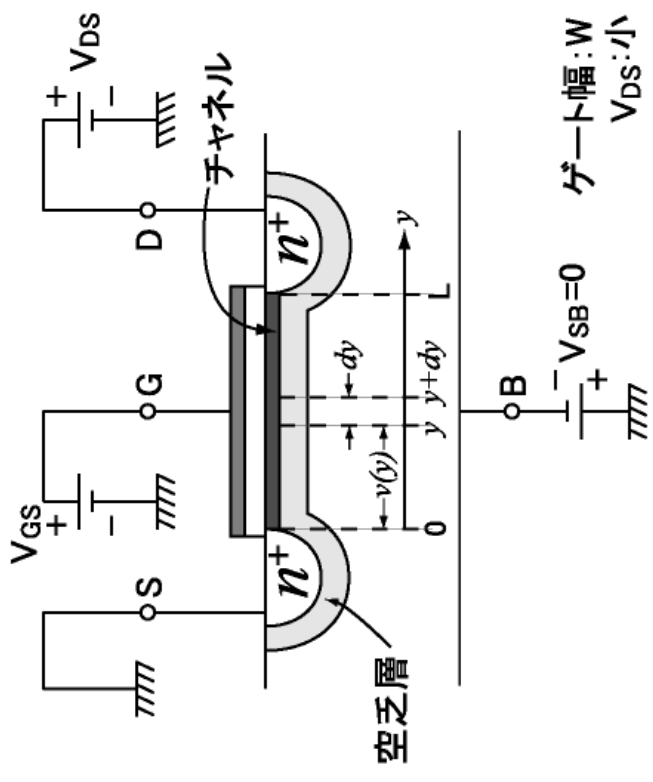
また $\sigma_n = nq\mu_n$

したがって、 dy の長さ分の抵抗は、

$$dR = \frac{dy}{A\sigma_n} = \frac{dy}{\mu_n Q_I(y) W}$$

平均の mobility

$$dv(y) = I_d dR = \frac{I_d dy}{\mu_n Q_I(y) W}$$





書き換えると、

$$I_d dy = W \mu_n Q_I(y) dv(y)$$

$y = 0 \rightarrow L$ (チャネル) で積分。電圧は $0 \rightarrow V_{DS}$ 迄変化。

$$\begin{aligned} \int_0^L I_d dy &= \int_0^{V_{DS}} W \mu_n Q_I(y) dv(y) \\ &= \int_0^{V_{DS}} W \mu_n C_{ox} [V_{GS} - v(y) - V_{th}] dv(y) \\ \therefore LI_d &= W \mu_n C_{ox} \left[(V_{GS} - V_{th})v(y) - \frac{v(y)^2}{2} \right]_0^{V_{DS}} \end{aligned}$$

$$\text{以上より、} \quad I_d = \frac{\mu_n C_{ox} W}{L} \left\{ (V_{GS} - V_{th})V_{DS} - \frac{V_{DS}^2}{2} \right\}$$

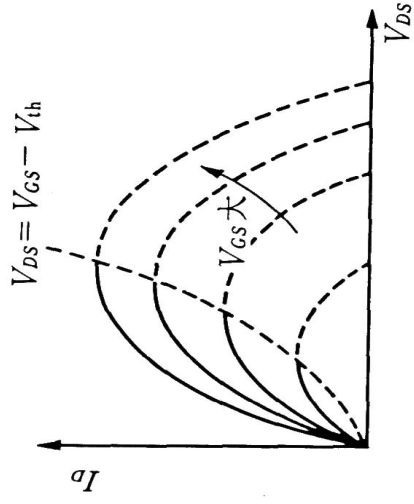
という線形領域での電流式が導かれる。但し、 $V_{th} \leq V_{GS}$, $V_{DS} \leq V_{GS} - V_{th}$ の範囲内で成立。



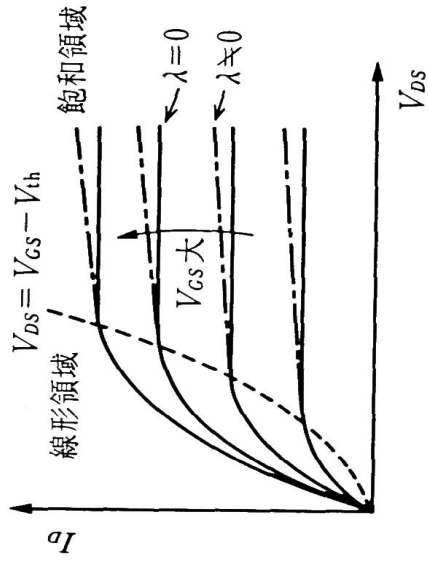
演習3.2

では、飽和領域で電流はVDSによらず一定であると仮定して、前出の線形領域の電流式より、飽和領域での電流式を導きなさい。

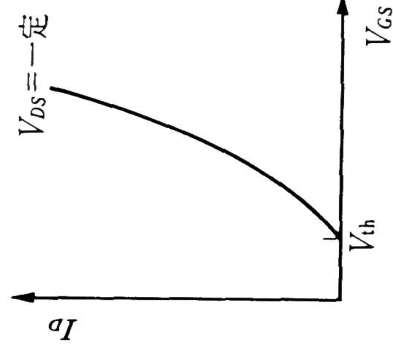
直流特性



(a) 線形領域での V_{DS} - I_D 特性



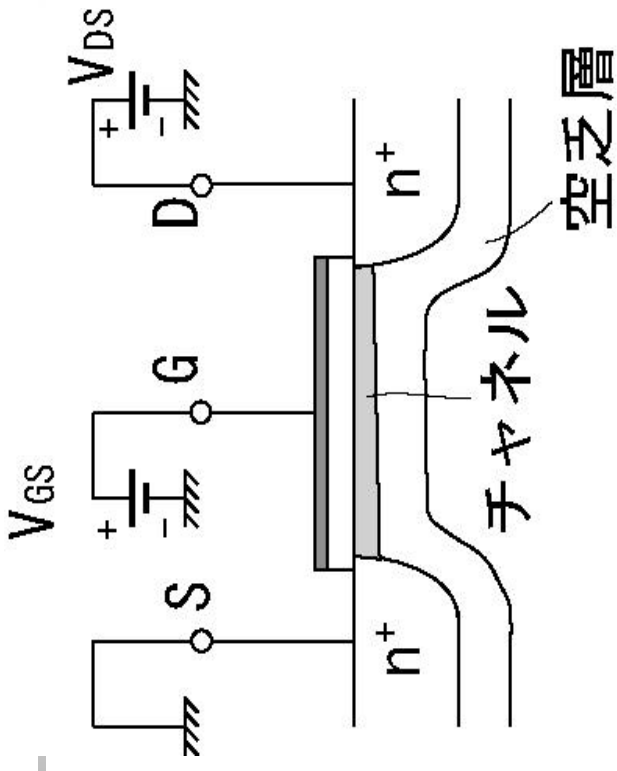
(b) 全体の V_{DS} - I_D 特性



(c) V_{GS} - I_D 特性

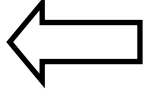
線形領域

$V_{DS} \leq V_{GS} - V_{th}$ の場合、ゲートとドレイン左端間にはチャネルを形成するのに必要な V_{th} 以上の電圧がかかる。



したがって、ドレイン・ソース間はチャネルによって接続された状態となる。

$$I_d \Big|_{V_{DS} \leq V_{GS} - V_{th}} = I_d(\text{lin}) = \frac{\mu_n C_{ox} W}{L} \left\{ (V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right\}$$



線形領域での電流式



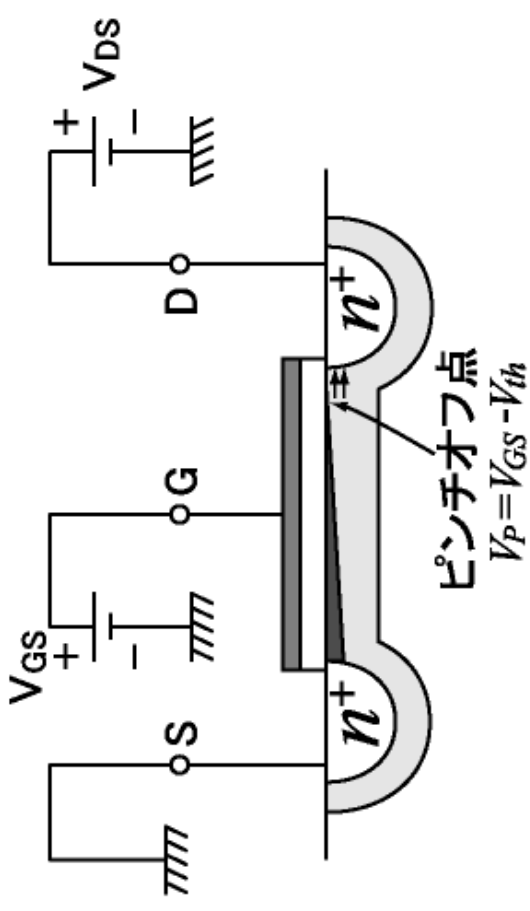
演習3.3

V_{th} が1VのNMOSトランジスタがある。ゲート・ソース間電圧は、3Vで一定である。ドレイン・ソース間電圧が1Vあるいは3Vの時の、ゲートとドレイン左端部間電圧をそれぞれ求めなさい。

またそれぞれの場合につき、チャネルが形成されるかどうか確かめなさい。

飽和領域

$V_{DS} \geq V_{GS} - V_{th}$ の場合、ゲートとドレイン左端部間の電圧差は、
 $V_{GS} - V_{DS} \leq V_{th}$ となるので、この部分では電圧が不足しチャネルを形成することが出来なくなる。ピンチオフ点の電圧 $V_P = V_{GS} - V_{th}$



(\because チャネルが形成されるためには $V_{GS} - V_P \geq V_{th}$ 以上必要)

ドレインとの電圧差 $V_{DS} - V_P$ によりドレイン-ピンチオフ点間に電界発生。

チャネル内のキャリア(電子)はこの電界によりドレインへ。

ピンチオフ点とドレイン左端部間が一致するのは、

$V_{DS(sat)} = V_{GS} - V_{th}$ の場合。

$$I_d \Big|_{V_{DS}=V_{GS}-V_{th}} = I_d(sat) = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_{th})^2$$

飽和領域での電流式



演習3.4

飽和特性の式を見ると、ドレイン電流がドレイン・ソース間電圧 V_{DS} に依存せず一定の形になっている。これはなぜだろうか、考えて見ましよう。