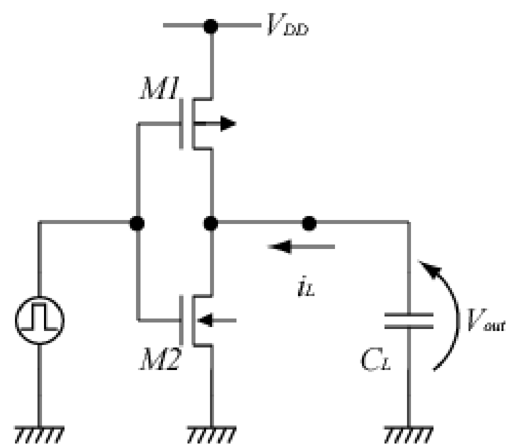
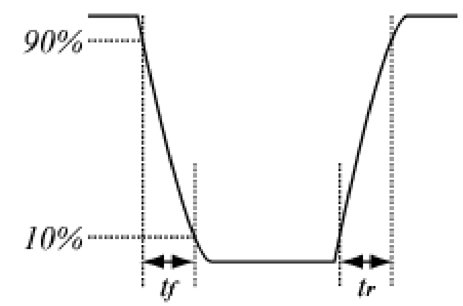
集積回路設計　第12回目　講義資料

杉本　泰博

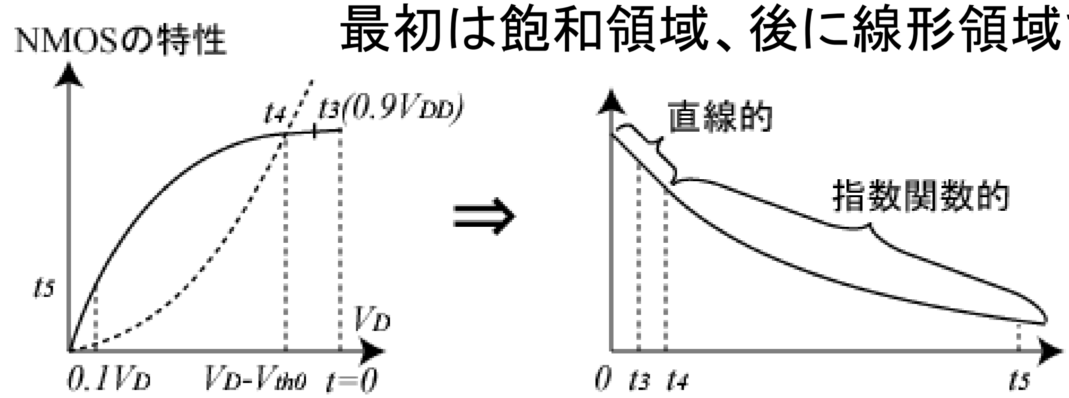
CMOSインバータの立下り動作

立下り時間…PMOSはオフ



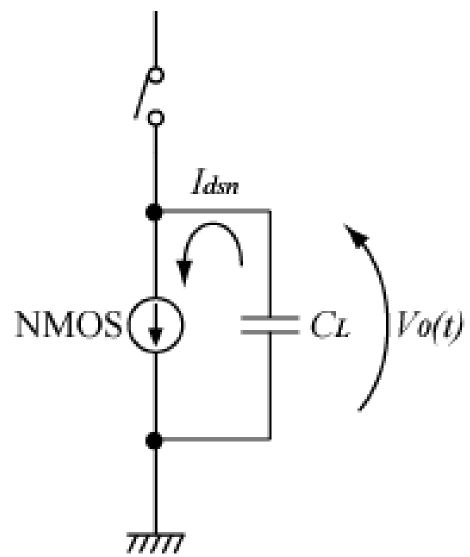


最初は飽和領域、後に線形領域で動作



NMOSが最初、飽和領域で動作する

t=0～t_4



$$C_L \frac{dV_0(t)}{dt} + \frac{\beta_n}{2}(\overbrace{V_{GS}}^{\overbrace{V_{DD}}^{I_{dn}}} - V_{tho})^2 = 0$$

$$C_L \frac{dV_0(t)}{dt} = -\frac{\beta_n}{2}(V_{DD} - V_{tho})^2$$

$$\frac{1}{(V_{DD} - V_{th0})^2} dV_0(t) = -\frac{\beta_n}{2}\frac{1}{C_L}dt$$

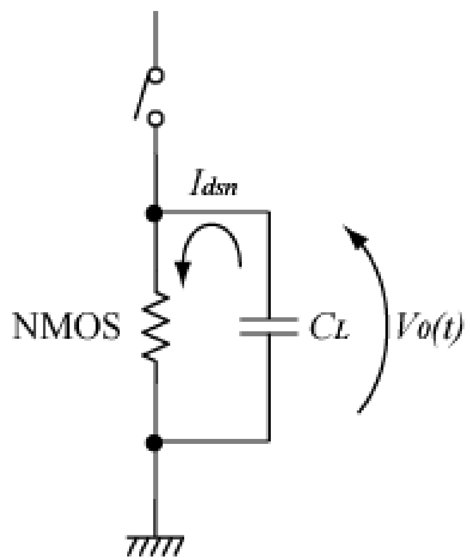
$$\frac{1}{(V_{DD} - V_{th0})^2}\int_{0.9V_{DD}}^{V_{DD}-V_{th0}} dV_0(t) = -\frac{\beta_n}{2}\frac{1}{C_L}\int_{t_3}^{t_4} dt$$

$$\frac{0.1V_{DD} - V_{th0}}{(V_{DD} - V_{th0})^2} = -\frac{\beta_n}{2}\frac{1}{C_L}t_n$$

$$t_{f1} = \frac{2C_L}{\beta_n} \bullet \frac{V_{th0} - 0.1V_{DD}}{(V_{DD} - V_{th0})^2}$$

続いて線形領域での動作に移る

$t \geqq t_4$



$$C_L \frac{dV_0(t)}{dt} + \beta_n \left\{ (V_{DD} - V_{th0}) V_0(t) - \frac{V_0(t)^2}{2} \right\} = 0$$

$$\frac{dV_0(t)}{V_0(t)\left\{ (V_{DD} - V_{th0}) - \frac{V_0(t)}{2} \right\}} = -\beta_n \times \frac{dt}{C_L}$$

$$\frac{A}{V_0} - \frac{B}{(\ ) - \frac{V_0}{2}}$$

$$A\left\{ (V_{DD} - V_{th0}) - \frac{V_0}{2} \right\} - BV_0$$

$$-\frac{V_0}{2} A - BV_0 = 0 \qquad \frac{A}{2} + B = 0$$

$$A = \frac{1}{V_{DD} - V_{th0}} \qquad B = -\frac{A}{2}$$

線形領域（続き）

$$\frac{1}{(V_{DD}-V_{th0})}\left[\frac{1}{V_0(t)}+\frac{1}{2\left\{(V_{DD}-V_{th0})-\frac{V_0(t)}{2}\right\}}\right]dV_0(t)=-\frac{\beta_n}{C_L}dt$$

$$\frac{1}{(V_{DD}-V_{th0})}\int_{V_{DD}-V_{th0}}^{0.1V_{DD}}\left[\frac{1}{V_0(t)}+\frac{1}{2\left\{(V_{DD}-V_{th0})-\frac{V_0(t)}{2}\right\}}\right]dV_0(t)=-\frac{\beta_n}{C_L}\int_{t_4}^{t_5}dt$$

$$t_{f2}=-\frac{C_L}{\beta_n}\frac{1}{(V_{DD}-V_{th0})}\left[\log V_0(t)\Big|_{V_{DD}-V_{th0}}^{0.1V_{DD}}-\log 2\left\{(V_{DD}-V_{th0})-\frac{V_0(t)}{2}\right\}\Big|_{V_{DD}-V_{th0}}^{0.1V_{DD}}\right]$$

$$=-\frac{C_L}{\beta_n}\frac{1}{V_{DD}-V_{th0}}\{\log(0.1V_{DD})-\log(V_{DD}-V_{th0})-\log(1.9V_{DD}-2V_{th0})+\log(V_{DD}-V_{th0})\}$$

$$=\frac{C_L}{\beta_n}\frac{1}{V_{DD}-V_{th0}}\log\left(\frac{19V_{DD}-20V_{th0}}{V_{DD}}\right)$$

立下り時間は？

$$t_f = t_{f1} + t_{f2}$$

$$= \frac{2C_L}{\beta_n (V_{DD} - V_{th0})} \left[\frac{V_{th0} - 0.1V_{DD}}{V_{DD} - V_{th0}} + \frac{1}{2} \log \frac{19V_{DD} - 20V_{th0}}{V_{DD}} \right]$$

$V_{th0} = 0.2V_{DD}$とすれば

$$t_f = \frac{5C_L}{\beta_n \bullet 2V_{DD}} \left(\frac{1}{8} + \frac{1}{2} \log 15 \right)$$

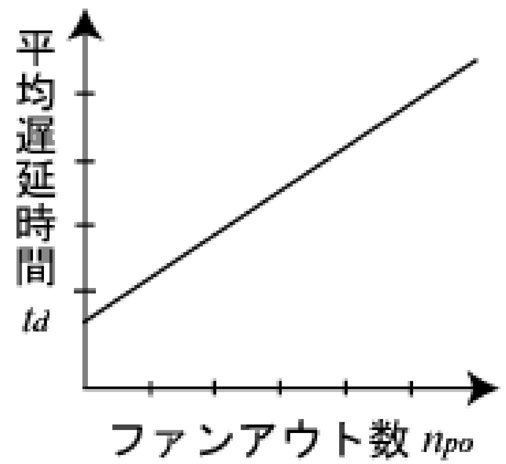
$$\approx 3.85 \times \frac{C_L}{\beta_n V_{DD}}$$

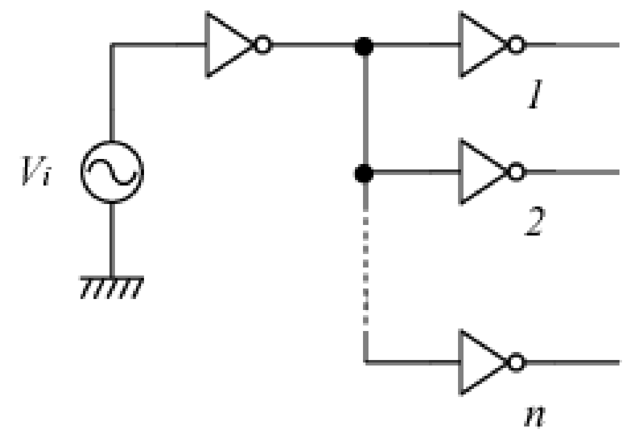
同様に考えると、立上り時間 t_r は

$$t_r = \frac{3.85C_L}{\beta_p V_{DD}}$$

$$t_d = t_r + t_f = \frac{3.85C_L}{V_{DD}} \times \frac{\beta_n + \beta_p}{\beta_n \beta_p}$$

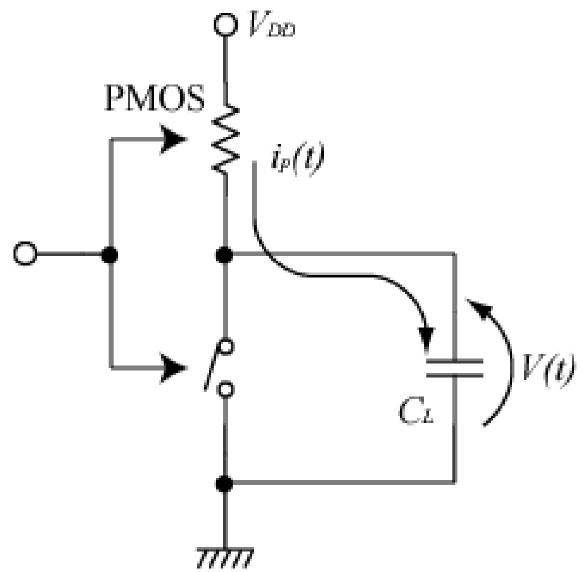
ファンアウト





CMOSインバータの消費電力（充電時）

充電時に消費されるエネルギー



$$E_c(J) = \int_0^\infty i_p(t)\left[V_{DD} - V(t)\right]dt$$

$$= V_{DD}\int_0^\infty i_p(t)dt - \int_0^\infty i_p(t)V(t)dt$$

$i_p(t)dt = C_L dV(t)$ である。$V(t) = 0 \sim V_{DD}$ より

$$= C_L V_{DD}\int_0^{V_{DD}} dV(t) - C_L\int_0^{V_{DD}} V(t)dV(t)$$

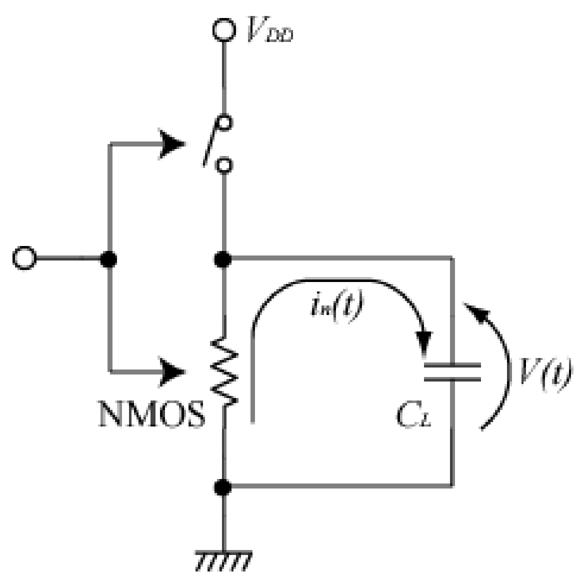
$$= C_L V_{DD}^{\ 2} - \frac{C_L V_{DD}^{\ 2}}{2} = \frac{C_L V_{DD}^{\ 2}}{2}$$

電源から
供給されるエネルギー

コンデンサが蓄える
エネルギー

PMOSで消費される
エネルギー

CMOSインバータの消費電力（放電時）（演習12.1）



NMOSで消費されるエネルギー

$$E_d(J) = \int_0^{\infty} i_n(t)[0 - V(t)]dt$$

$$i_n(t)dt = C_L dV(t)$$

$V(t) = V_{DD} \sim 0$ まで積分

$$E_d = \frac{C_L V_{DD}^2}{2}$$

これは C_L に蓄積されていたエネルギーに等しい。

以上より入力信号の1周期で消費される総エネルギーは (J)

$E_c + E_d = C_L V_{DD}^2$ である。

入力信号の周波数を f_c とすれば、1秒間で消費されるエネルギー (P_{cd}) は

$$P_{cd} = f_c C_L V_{DD}^2$$

ロジックの消費電力を下げるにはどうすれば良いか？

その他の原因による消費電力

〇貫通電流による消費電力　(P_{dp})
（NMOSとPMOSが同時にオンして、電源からGNDへ
貫通する電流が生じてしまう。）

〇リーク電流による消費電力
（トランジスタがオフの状態でも漏れ電流が流れてしまう。）